

特開平7-264205

(43) 公開日 平成7年(1995)10月13日

(51) Int.Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28				
H 0 4 Q 3/00				
11/04				
		9466-5K	H 0 4 L 11/ 20	H
		9076-5K	H 0 4 Q 11/ 04	B
			審査請求 未請求 請求項の数 6	OL (全 7 頁)

(21) 出願番号 特願平6-53411

(22) 出願日 平成6年(1994)3月24日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000153454

株式会社日立コンピュータエレクトロニクス

神奈川県秦野市堀山下1番地

(71) 出願人 000233011

日立コンピュータエンジニアリング株式会社

神奈川県秦野市堀山下1番地

(74) 代理人 弁理士 小川 勝男

最終頁に続く

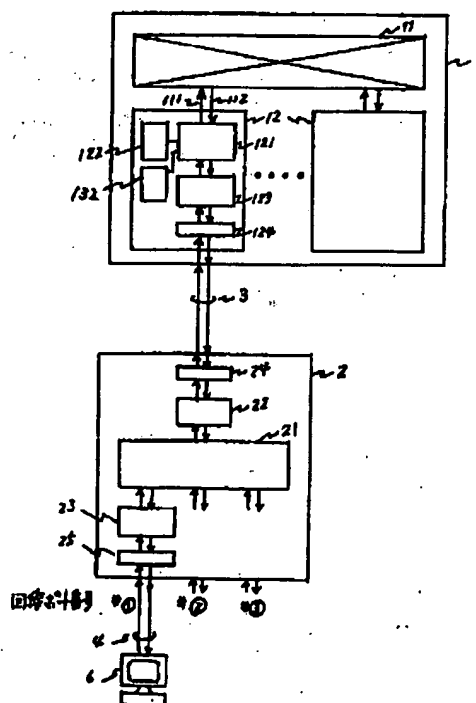
## (54) 【発明の名称】 ATMセル交換および集線装置

## (57) 【要約】

【目的】 低速系ATMインタフェースをATMセル集線装置で束ねてATMセル交換装置で高速にセル交換するATMネットワークシステムにおいて、セル交換機能を持たない安価なATMセル集線装置を提供し、ATMネットワーク全体として安価かつ管理負荷小のシステム構築を可能とする。

【構成】 上位のATMセル交換装置と下位のATMセル集線装置を回線で接続する。ATMセル集線装置は、複数の回線ポートからの通信セルに入力ポート番号情報を付加して上位へセルを送出する機能、及びATMセル交換装置からの受信セル中の複数の回線ポート番号情報に従い対応する回線ポートへセルを送出する機能をもつ。ATMセル交換装置は、ATMセル集線装置からの受信セル中の回線ポート番号情報を用いて、ヘッダ変換、セル交換をする機能、及びATMセル集線装置の回線ポート番号の対応付けを意識した情報を付加する機能をもつ。

図 1



## 【特許請求の範囲】

【請求項1】複数の入力・出力ポートを持ち、前記入力・出力ポートの間で情報転送の基本単位であるセルをスイッチングする高速ATMセルスイッチ部と、複数の入力・出力ポートを持ち、複数の低速ATM入力回線インタフェースを多重して前記高速ATMセルスイッチ部の前記入力・ポートの1つへ前記セルを多重するとともに、前記高速ATMセルスイッチ部の前記入力・出力ポートの1つから複数の低速ATM回線へ前記セルを分離する低速出力回線多重・分離部とを備えるATMセルスイッチ部と、前記高速ATMセルスイッチ部の前記入力・出力ポートまたは前記低速入力回線多重・分離部の前記入力・出力ポートと接続し、かつ、回線とのインタフェースを持ち、その間にて物理レイヤとATMレイヤの処理をする回線インタフェース部とを有するATMセル交換および集線装置において、

前記ATMセル交換および集線装置を、前記高速ATMセルスイッチ部と、該高速ATMセルスイッチ部に接続される前記回線インタフェース部とを備えるATMセル交換装置、および前記低速入力回線多重・分離部と、該低速入力回線多重・分離部に接続される前記低速ATM回線対応の前記回線インタフェース部とを備え、前記ATMセル交換装置とは独立なATMセル集線処理装置で構成し、

前記高速ATMセルスイッチ部の前記入力・出力ポートと、前記低速入力回線多重・分離部の前記入力・出力ポートとの双方の接続インタフェース間に、伝送媒体を介して伝送する手段を有することを特徴とするATMセル交換および集線装置。

【請求項2】前記セルを交換する手段と、前記セルのルーティング制御情報を保持する手段とを前記ATMセル交換装置側に設けたことを特徴とする請求項1記載のATMセル交換および集線装置。

【請求項3】前記ATMセル交換装置と前記ATMセル集線装置との間の伝送方式を時分割多重方式とし、前記ATMセル交換装置と前記ATMセル集線装置との間を送受信転送する前記セルと、複数の回線ポート番号の対応付けを、その時分割多重の割り当てたタイムスロットにより決定することを特徴とする請求項1または請求項2記載のATMセル交換および集線装置。

【請求項4】前記ATMセル交換装置と前記ATMセル集線装置との間を送受信転送する前記セルに独自のヘッダを付与する手段を有することを特徴とする請求項3記載のATMセル交換および集線装置。

【請求項5】複数の入力・出力ポートを持ち、前記入力・出力ポートの間で情報転送の基本単位であるセルをスイッチングする高速ATMセルスイッチ部と、複数の入力・出力ポートを持ち、複数の低速ATM入力回線インタフェースを多重して前記高速ATMセルスイッチ部の前記入力・ポートの1つへ前記セルを多重するとともに

に、前記高速ATMセルスイッチ部の前記入力・出力ポートの1つから複数の低速ATM回線へ前記セルを分離する低速出力回線多重・分離部とを備えるATMセルスイッチ部と、前記高速ATMセルスイッチ部の前記入力・出力ポートまたは前記低速入力回線多重・分離部の前記入力・出力ポートと接続し、かつ、回線とのインタフェースを持ち、その間にて物理レイヤとATMレイヤの処理をする回線インタフェース部とを有するATMセル交換および集線装置において、

10 前記高速ATMセルスイッチ部と、該高速ATMセルスイッチ部に接続される前記回線インタフェース部と、前記高速ATMセルスイッチ部の前記入力・出力ポートと、前記低速入力回線多重・分離部の前記入力・出力ポートとの双方の接続インタフェース間に、伝送媒体を介して伝送する手段と有し、前記セルを交換するとともに、前記セルのルーティング制御情報を保持することを特徴とするATMセル交換装置。

【請求項6】複数の入力・出力ポートを持ち、前記入力・出力ポートの間で情報転送の基本単位であるセルをスイッチングする高速ATMセルスイッチ部と、複数の入力・出力ポートを持ち、複数の低速ATM入力回線インタフェースを多重して前記高速ATMセルスイッチ部の前記入力・ポートの1つへ前記セルを多重するとともに、前記高速ATMセルスイッチ部の前記入力・出力ポートの1つから複数の低速ATM回線へ前記セルを分離する低速出力回線多重・分離部とを備えるATMセルスイッチ部と、前記高速ATMセルスイッチ部の前記入力・出力ポートまたは前記低速入力回線多重・分離部の前記入力・出力ポートと接続し、かつ、回線とのインタフェースを持ち、その間にて物理レイヤとATMレイヤの処理をする回線インタフェース部とを有するATMセル交換および集線装置において、

前記低速入力回線多重・分離部と、該低速入力回線多重・分離部に接続される前記低速ATM回線対応の前記回線インタフェース部と、前記高速ATMセルスイッチ部の前記入力・出力ポートと、前記低速入力回線多重・分離部の前記入力・出力ポートとの双方の接続インタフェース間に、伝送媒体を介して伝送する手段とを有することを特徴とするATMセル集線装置。

## 40 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、ATM (Asynchronous Transfer Mode ;非同期転送モード) 方式によって通信を行うネットワークシステムにおける集線制御方式に関し、155 Mbps 等での高速インタフェースで通信するATMセル交換装置での25/52 Mbps 等の低速インタフェースを収容する集線制御方式に関する。

## 【0002】

【従来の技術】ATM方式でのデータ伝送は、広帯域のISDN (Integrated Services Digital Network) を

実現する技術として研究され実用化が図られてきたが、近年になって、LAN (Local Area Network) に対しても適用しようという動きが活発化してきた。このATM-LANでは、ルータ (LAN間接続装置) やサーバとのインタフェースは高速な物理インタフェースで接続し、また、ワークステーション等の端末とのインタフェースは比較的低速な物理インタフェースでの収容方式が検討されている。

【0003】また、伝送媒体は、高速長距離伝送に適した光ファイバや、低速短距離 (約100m以内) 伝送にしか向かないが、敷設のしやすさ、および安価な面で有利なツイストペア線 (UTP3, UTP5) 等があり、特に、WS (Work Station) やPC (Personal Computer) 等においては、ツイストペア線のインタフェースを持つことが現実的となっている。

【0004】このため、各種の伝送媒体の特性を活かして、建物のフロア等の単位でATM端末をツイストペア線等でATMセル集線装置で集線接続してからATMセル交換装置に接続する方式が考えられる。例えば、ATMセル集線装置においてバス設定時、ATMセル交換装置の場合と同様に、少なくともセル通信で使用するVPI/VCI (Virtual Pass Identifier/Virtual Channel Identifier) とATMセル集線装置内入力・出力ポート番号との対応情報を持ち、ATMセル自集線装置内ポート間でのセル通信の場合は、自集線装置内でセル・ルーティング (スイッチング) を行う。また、上位装置であるATMセル交換装置から下位装置であるATMセル集線装置に接続している端末への通信時は、ATMセル集線装置においてセルヘッダ中のVPI/VCIより前記対応情報に基づき出力ポートを求め、当該ポートへ通信セルを出力する。この場合、ATMセル交換装置とATMセル集線装置との間の通信セルの形式は標準セルフォーマットでよい。

【0005】また、特開平4-336832公報には、複数の入力リンクのATMセルを単一の出力リンクに集線出力するATM集線方式が記載されている。このATM集線方式では、入力リンクの番号を出力リンク側に伝える手段を持ち合わせていない。

【0006】

【発明が解決しようとする課題】今後、ATMインタフェースを普及するためには、そのアダプタカードと、接続機器の価格がポイントとなる。しかし、上記従来方式によれば、ATMセル集線装置内に、少なくとも、セル交換 (セル・スイッチング) 機能、セル・ルーティング制御情報 (セル通信上使用するVPI/VCIとATMセル集線装置内入力・出力ポート番号との対応情報等) の保持 (記憶) 機能、および制御機能 (モニタリング等) が必要であり、ATMセル集線装置が高価なものとなる。

【0007】また、上記従来方式では、ネットワークシ

ステムの構成上、ATMセル集線装置の方がセル交換装置よりも数多く配置されるため、ネットワーク構成定義情報が多岐に渡って分散することになり (少なくとも、ATMセル集線装置内にも必要となる)、このネットワーク構成定義情報の管理 (作成、配布、更新等) が必要となり、煩わしさが大幅に増加するという問題があった。

【0008】本発明は、ATMセル集線装置上の制御機能 (セル交換機能、ルーティング制御機能、モニタリング機能) を上位装置であるATMセル交換装置の制御機能と共用させ、ATMセル集線装置の構成をシンプル (ATM低速多回線を高速一回線に多重させるだけ) なものにし、また、ATMセル集線装置ではネットワーク構成を意識しないようにすることで安価なATMセル集線装置の提供と、合わせて、ネットワーク構成情報の局所化 (ATMセル交換ノードにのみ実装) によるネットワーク構成定義情報の管理負荷の軽減を可能とすることを目的とする。

【0009】

【課題を解決するための手段】ATMセル交換および集線装置を、高速ATMセルスイッチ部と、高速ATMセルスイッチ部に接続される回線インタフェース部とを備えるATMセル交換装置、および低速入力回線多重・分離部と、低速入力回線多重・分離部に接続される低速ATM回線対応の回線インタフェース部とを備え、ATMセル交換装置とは独立なATMセル集線処理装置で構成し、高速ATMセルスイッチ部の入力・出力ポートと、低速入力回線多重・分離部の入力・出力ポートとの双方の接続インタフェース間に、伝送媒体を介して伝送する手段を設ける。

【0010】そして、セルを交換する手段と、セルのルーティング制御情報を保持する手段とをATMセル交換装置側に設ける。

【0011】また、望ましくは、ATMセル交換装置とATMセル集線装置との間の伝送方式を時分割多重方式とし、両者の間を送受信転送するセルと、複数の回線ポート番号の対応付けを、その時分割多重の割り当てたタイムスロットにより決定する手段を設ける。さらに、ATMセル交換装置とATMセル集線装置との間を送受信転送する前記セルに独自のヘッダを付与する手段を設ける。

【0012】

【作用】ATMセル交換装置とATMセル集線装置とを別の装置とし、セルを交換する手段と、セルのルーティング制御情報を保持する手段とをATMセル交換装置側に設けたので、安価なATMセル集線装置を提供することができる。

【0013】また、ATMセル交換装置とATMセル集線装置との間の伝送方式を時分割多重方式としたので、上位のATMセル交換装置の交換情報により、下位のA

TMセル集線装置の回線ヘセルが分配可能となる。そして、下位のATMセル集線装置の回線ポート番号の情報が、上位のATMセル交換装置の交換情報に容易に反映可能となる。

【0014】さらに、ATMセル交換装置とATMセル集線装置間のセルに独自のヘッダを付与することにより、上位のATMセル交換装置の交換情報により、下位のATMセル集線装置の回線ヘセルが分配可能となる。また、下位のATMセル集線装置の回線ポート番号の情報が、上位のATMセル交換装置の交換情報に容易に反映可能とする。

【0015】

【実施例】本発明の実施例について、以下、図面を用いて説明する。図8は、本発明のATMセル交換および集線装置を用いたシステムの構成図であり、本発明の狙いを説明する図である。建物の各フロア10に、WS・PC7が設置され、これをATMセル集線装置2がATM低速回線（例えばツイストペア線）4で接続収容する。さらに、各フロア10のATMセル集線装置2をATM高速回線（例えば光ファイバ）3でATMセル交換装置1に接続することにより、各フロア10のWS・PC7は相互に情報転送可能となる。また、ATMセル交換装置1にはサーバ8が接続され、各フロア10のWS・PC7からアクセス可能となっている。また、ATMセル交換装置1には、広域網へのポートも持ち、他のエリアとも通信可能となっている。

【0016】図9は従来のATMセル交換装置の装置構成図であり、ATMセルスイッチ部11、低速入力回線多重部13、低速出力回線分離部14、入力ポート111-1および111-2、主力ポート112-1および112-2、並びにこれらのポートに接続される回線インタフェース部12-1~12-4から構成される。図において、高速回線の場合には、入力ポート111-1および主力ポート112-1を介して各々回線インタフェース部12-1、12-2が直接ATMセルスイッチ部11に接続される。また、低速回線の場合には、入力用の回線インタフェース部12-3は入力ポート111-2を介してまず低速入力回線多重部13に集線接続され、低速入力回線多重部13がさらにATMセルスイッチ部11に接続される。そして、出力用の回線インタフェース部12-4は、ATMセルスイッチ部11に接続された低速出力回線分離部14で分離後の出力ポート112-2に接続されている。なお、図においては説明を簡明にするために低速入力回線多重部13と低速出力回線分離部14を独立した部分としたが、通常これらは一体として構成される。

【0017】図1は本発明のATMセル交換装置およびATMセル集線装置の概略を示す装置構成図である。従来のATMセル交換装置における入力回線多重部13および低速出力回線分離部14、並びにこれらに接続する

回線インタフェース部12-3および12-4に相当する部分をATMセル交換装置とは独立した装置とした点に本発明の特徴がある。

【0018】本実施例のATMセル交換装置1は、ATMセルスイッチ部11および回線インタフェース部12で構成され、その間を入力ポート111と出力ポート112とで接続される。さらに、回線インタフェース部12はVPI/VCI翻訳・ヘッダ変換部121、VPI/VCI翻訳・ヘッダ変換用テーブル122、物理レイヤ機能部123、および物理媒体インタフェース部124から構成され、高速回線3と接続される。

【0019】ATMセル集線装置2はATMセル交換装置1とは別の独立した装置であり、セル多重・分離処理部21、物理レイヤ機能部（高速回線対応）22、物理レイヤ機能部（ATM低速回線対応）23、および物理媒体インタフェース部24、25から構成され、高速回線3によりATMセル交換装置1と、ATM低速回線4によりATM高速回線インタフェースアダプタ付き端末装置6と接続される。

【0020】次に、ATM低速回線インタフェースアダプタ付き端末装置6からの送信データが、ATMセル集線装置2を経由してATMセル交換装置1にてスイッチングされ、再度ATMセル集線装置2を経由して別のATM低速回線インタフェースアダプタ付き端末装置6に転送される動作を、図2~図7を用いて説明する。

【0021】図2はATMセル集線装置2の上り方向転送制御に関するブロック図である。図において、セル多重・分離処理部21内には、各回線ポート対応に多重待合せバッファメモリ211、212、213があり、各多重待合せバッファメモリからの出力がセレクト214により同期選択され、物理レイヤ機能部22へ送出される。この場合物理レイヤ機能部22は、各多重待合せバッファメモリからの出力データを決められたタイムスロットに割当て、フレーム同期、ビット同期等の機能動作をする。

【0022】図3は回線インタフェース部12の上り方向転送制御に関するブロック図である。図において、VPI/VCI翻訳・ヘッダ変換部121内には、各回線ポート対応に変換処理用一時退避バッファ1211、1212、1213があり、ヘッダ変換を行う間、受信データを保持する。受信データは5バイトのヘッダと48バイトのデータから成り、ヘッダ内にはVPI/VCIの値が含まれる。そのVPI/VCIの値と回線ポート番号の値をサーチキーレジスタ1215に設定し、VPI/VCI翻訳・ヘッダ変換用テーブル122を用いて、ATMセルスイッチ11の動作制御用のATMセルスイッチ部出力ポート番号およびヘッダ変換後の新しいVPI/VCI値を求める。図4にVPI/VCI翻訳・ヘッダ変換用テーブル122の構成を示す。さらに、求めた値をセレクト1217および1218の制御によ

り、受信データに付与する。この付与したATMセルスイッチ部出力ポート番号をもとに、ATMセルスイッチ部11にて、対応する出力ポートに向かいスイッチングする。対応する出力ポートから送出したデータは、対応する回線インタフェース部12に入力される。

【0023】図5は回線インタフェース部12の下り方向転送制御に関するブロック図である。図において、VPI/VCI翻訳・ヘッダ変換部121内には、変換処理用一時退避バッファ1318がある。入力データには5バイトのヘッダがあり、そのヘッダ情報内のVPI/VCIの値をサーチキーレジスタ1315に設定し、VPI/VCI翻訳・回線ポート番号検索用テーブル132を用いて、ATMセル集線装置2の対応する回線ポート番号を求める。さらに、その該当する回線ポート番号対応のバッファメモリ1311、1312、1313へ経路スイッチ1317の制御により書き込む。書き込まれたバッファメモリ1311、1312および1313内のデータは、物理レイヤ機能部123からの制御信号1232により、決められたタイムスロットに割当てられ、物理レイヤ機能部123により高速回線3へ送出される。

【0024】図7はATMセル集線装置2の下り方向転送制御に関するブロック図である。図において、セル多重・分離処理部21内には、各回線ポート対応にバッファメモリ215、216および217があり、物理レイヤ機能部22からの出力データがタイムスロットに同期して、各々該当するバッファメモリ215、216および217に書き込まれる。書き込まれたデータは、ATM低速回線対応の物理レイヤ機能部23、ATM低速回線対応の物理媒体インタフェース部25、ATM低速回線4を経て、最終的に目的のATM低速回線インタフェースアダプタ付き端末装置6へ転送、受信される。

#### 【0025】

【発明の効果】以上説明したように、本発明によれば、低速系のATMインタフェースを、ATMセル集線装置で高速な一本のATMインタフェースに束ねてから、ATMセル交換装置で高速にセル交換するATMネットワークシステムにおいて、ATMセル交換装置側でATMセル集線装置のポートを管理することにより、安価なATMセル集線装置が構成でき、ATMネットワーク全体として低コストでのシステム構築が可能となる。

【0026】また、ネットワークシステムの構成上、集線装置の方がセル交換装置よりも数多く配置されるが、集線装置ではネットワーク構成を意識しないで済むため、ネットワーク構成情報の局所化(ATMセル交換ノ

ードにのみ実装)を可能とし、ネットワーク構成情報の管理(作成、配布、更新等)の負担が軽減される。

#### 【0027】

##### 【図面の簡単な説明】

【図1】本発明の概略を示す装置構成図

【図2】ATMセル集線装置の上り方向転送制御に関するブロック図

【図3】回線インタフェース部の上り方向転送制御に関するブロック図

10 【図4】VPI/VCI翻訳・ヘッダ変換用テーブルの構成図

【図5】回線インタフェース部の下り方向転送制御に関するブロック図

【図6】VPI/VCI翻訳・回線ポート番号検索用テーブルの構成図

【図7】ATMセル集線装置の下り方向転送制御に関するブロック図

【図8】本発明のATMセル交換装置を用いたシステムの構成図

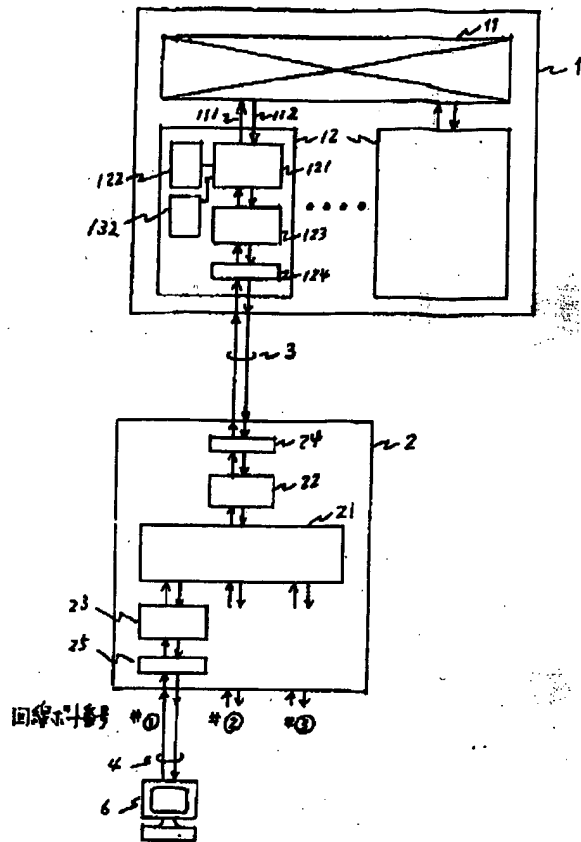
20 【図9】従来のATMセル交換装置の構成図

#### 【符号の説明】

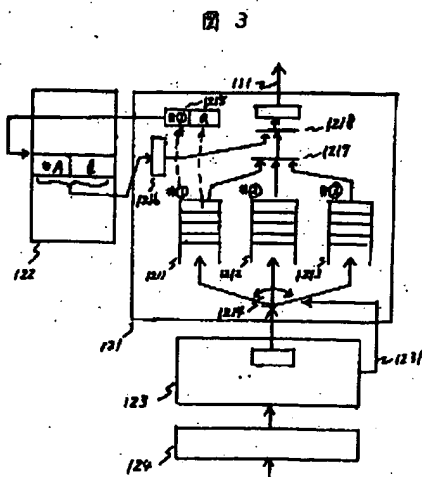
- |                              |                  |
|------------------------------|------------------|
| 1…ATMセル交換装置                  | 2…ATMセル集線装置      |
| 3…ATM高速回線                    | 4…ATM低速回線        |
| 5…ATM高速回線インタフェースアダプタ付き端末装置   |                  |
| 6…ATM低速回線インタフェースアダプタ付き端末装置   |                  |
| 11…ATMセルスイッチ部                | 12…回線インタフェース部    |
| 13…低速入力回線多重部                 | 14…低速出力回線分離部     |
| 21…セル多重・分離処理部                |                  |
| 22…物理レイヤ機能部(ATM高速回線対応)       |                  |
| 23…物理レイヤ機能部(ATM低速回線対応)       |                  |
| 24…物理媒体インタフェース部(ATM高速回線対応)   |                  |
| 25…物理媒体インタフェース部(ATM低速回線対応)   |                  |
| 111…入力ポート                    | 112…出力ポート        |
| 121…VPI/VCI翻訳・ヘッダ変換部         |                  |
| 122…VPI/VCI翻訳・ヘッダ変換用テーブル     |                  |
| 123…物理レイヤ機能部                 | 124…物理媒体インタフェース部 |
| 132…VPI/VCI翻訳・回線ポート番号検索用テーブル |                  |

【図1】

図1

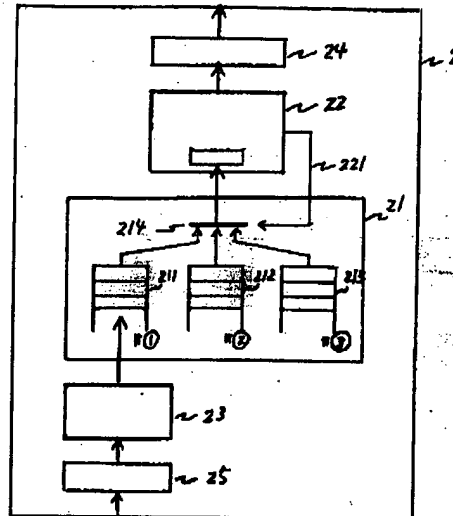


【図3】



【図2】

図2

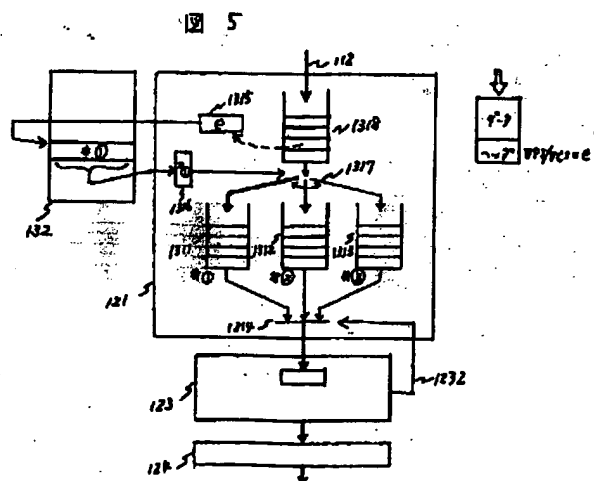


【図4】

図4

ATMネットワーク 識別番号	ATMネットワーク 識別番号	ATMネットワーク 識別番号
①	a	A
②	b	B
③	c	C
④	d	D
⑤	e	E

【図5】



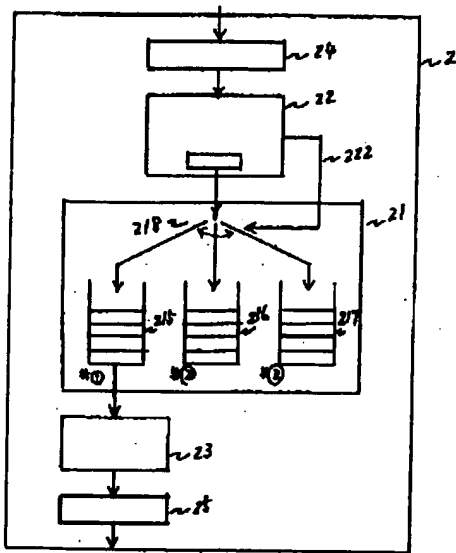
【図6】

図6

ATMネットワーク 識別番号	ATMネットワーク 識別番号
e	①
f	②
g	③

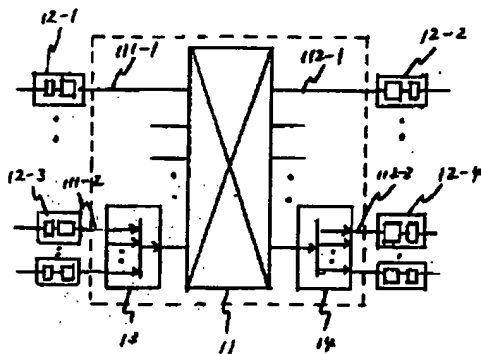
【図7】

図7



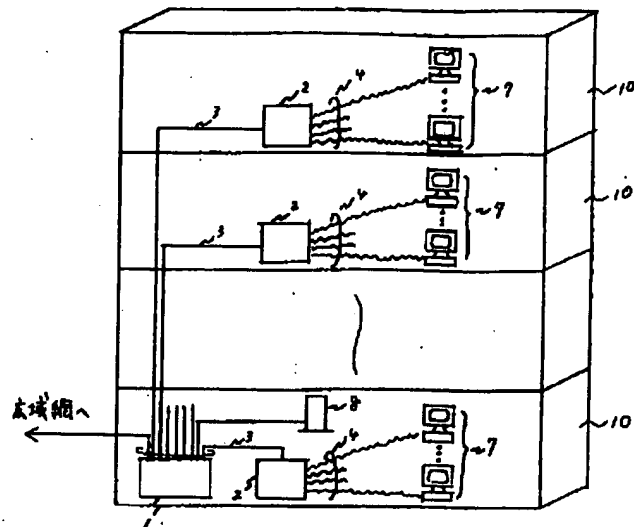
【図9】

図9



【図8】

図8



フロントページの続き

(72)発明者 遠藤 代一  
神奈川県海老名市下今泉810番地 株式会  
社日立製作所オフィスシステム事業部内

(72)発明者 松山 信仁  
神奈川県秦野市堀山下1番地 株式会社日  
立コンピュータエレクトロニクス内

(72)発明者 高橋 英治  
神奈川県秦野市堀山下1番地 日立コンピ  
ュータエンジニアリング株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**